

ADAMS & WILKS

ATTORNEYS AND COUNSELORS AT LAW

17 BATTERY PLACE

SUITE 1231

NEW YORK, NEW YORK 10004

RIGGS T. STEWART

TELEPHONE (212) 809-3700

FACSIMILE (212) 809-3704

(1924-1993)

BRUCE L. ADAMS VAN C. WILKS*

JOHN R. BENEFIEL* FRANCO S. DE LIGUORIO TAKESHI NISHIDA

*NOT ADMITTED IN NEW YORK • REGISTERED PATENT AGENT

February 3, 2006

COMMISSIONER FOR PATENTS P.O. Box 1450 Alexandria, VA 22313-1450

Re: Patent Application of Minoru SUDO

Serial No. 10/712,148

Examiner: Long T. Nguyen

Docket No. S004-5152

Filing Date: November 13, 2003

Group Art Unit: 2816

SIR:

The above-identified application was filed claiming the right of priority based on the following foreign application(s).

Japanese Patent Appln. No. 2002-330847 filed November 14, 2002

Certified copy(s) are annexed hereto and it is requested that these document(s) be placed in the file and made of record.

Respectfully submitted,

ADAMS & WILKS

Attorneys for Applicant(s)

L. Adams Bruce

Reg. No. 25,386

MAILING CERTIFICATE

I hereby certify that this correspondence is being deposited with the United States Postal Service as first-class mail in an envelope addressed to: COMMISSIONER FOR PATENTS, P.O. Box 1450, Alexandria, VA 22313-1450, on the date indicated below.

Debra Buonincontri

Signature

February 3, 2006

Date



日本 国 特 許 庁 JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 Date of Application:

2002年11月14日

出 願 番 号 Application Number:

特願2002-330847

[ST. 10/C]:

[JP2002-330847]

類 人
opplicant(s):

セイコーインスツルメンツ株式会社

CERTIFIED COPY OF PRIORITY DOCUMENT

BEST AVAILABLE COPY

特許庁長官 Commissioner, Japan Patent Office 2003年10月14日





【書類名】

特許願

【整理番号】

02000890

【提出日】

平成14年11月14日

【あて先】

特許庁長官

殿

【国際特許分類】

G01R 19/165

【発明者】

【住所又は居所】

千葉県千葉市美浜区中瀬1丁目8番地 セイコーインス

ツルメンツ株式会社内

【氏名】

須藤 稔

【特許出願人】

【識別番号】

000002325

【氏名又は名称】 セイコーインスツルメンツ株式会社

【代表者】

入江 昭夫

【代理人】

【識別番号】

100096378

【弁理士】

【氏名又は名称】 坂上 正明

【手数料の表示】

【予納台帳番号】

008246

【納付金額】

21,000円

【提出物件の目録】

【物件名】

明細書 1

【物件名】

図面 1

【物件名】

要約書 1

【包括委任状番号】

0103799

【プルーフの要否】

不要

【書類名】

明細書

【発明の名称】 電圧検出回路

【特許請求の範囲】

【請求項1】 電池の正極が接続される第1の端子と、

前記電池の負極が接続される第2の端子と、

前記電池の電圧を分圧する分圧回路と、

基準電圧を発生させる基準電圧回路と、

前記基準電圧回路の出力と前記分圧回路の出力に基づいて信号を出力するコン パレータと、

前記第1の端子と前記第2の端子の間に接続されており、前記コンパレータの 出力信号に基づいて信号を出力する第1の出力回路と、

前記第1の出力回路の出力信号を出力する出力端子と、

前記第1の端子及び前記第2の端子の信号に基づいて前記出力端子に信号を出 力する第2の出力回路と、を有し、

前記第2の出力回路は、前記電池の電圧値により出力信号が切り替わることを 特徴とする電圧検出回路。

【請求項2】 前記第2の出力回路は、

前記出力端子と前記第1の端子または前記第2の端子の間に直列に接続された デプレッション型N-ch MOSトランジスタとデプレッション型P-ch MOSトラ ンジスタとを有し、

前記第1端子の電圧に基づいた信号が、前記デプレッション型P-ch MOSトラ ンジスタのゲート電極に入力され、

前記第2端子の電圧に基づいた信号が、前記デプレッション型N-ch MOSトラ ンジスタのゲート電極に入力されることを特徴とする請求項1に記載の電圧検出 回路。

【請求項3】 前記1の出力回路は、

前記第1の端子と前記第2の端子の間に直列に接続されたエンハンスメント型 N-ch MOSトランジスタとエンハンスメント型P-ch MOSトランジスタとを有し、

前記コンパレータの出力に基づいた信号が、前記エンハンスメント型P-ch MO

ut:

Sトランジスタおよび前記エンハンスメント型N-ch MOSトランジスタのゲート 電極に入力されており、

前記デプレッション型N-ch MOSトランジスタまたは前記デプレッション型P-ch MOSトランジスタのいずれかのしきい値電圧の絶対値が、前記エンハンスメント型N-ch MOSトランジスタまたは前記エンハンスメント型P-ch MOSトランジスタのいずれかのしきい値電圧の絶対値よりも大きいことを特徴とする請求項2に記載の電圧検出回路。

【発明の詳細な説明】

 $[0\ 0\ 0\ 1]$

【発明の属する技術分野】

この発明は、低電圧で動作する任意の端子の電圧を検出する回路に関する。

[0002]

【従来の技術】

電圧検出回路は、図6の回路ブロック図に示されるような回路が知られていた (例えば、特許文献1 参照。)。即ち、端子11と10に、検出すべき任意の 端子と接続する。図6の場合電池1が接続されているので、電池1の電圧を検出する。端子11と10の間には電圧分割抵抗13、14が接続されている。コンパレータ16の入力には、前記電圧分割抵抗の接続点と、基準電圧15が接続されている。コンパレータ16の出力には、インバータ回路17が接続され、出力 回路20の出力が出力端子12に接続されている。

出力回路20は、Pチャネル型MOSトランジスタ(以下 P-ch MOS Trと記載する)18とNチャネル型MOSトランジスタ(以下 N-ch MOS Trと記載する)19からなるインバータ回路で構成されている。

[0003]

(1)

 $+R2) \times V1 = Vb$ より、(1)式で与えられる。

[0004]

検出電圧= (R1+R2) / R2×Vb

つまり、電池1の電圧が(1)式で示される値よりも高いときは、コンパレータ16の出力はハイ・レベルになり、電池1の電圧が(1)式よりも低いときは、コンパレータ16の出力はロー・レベルになる。コンパレータ16の出力は、インバータ回路17と、インバータを構成する出力回路20をとおって、出力端子12に出力される。すなわち、コンパレータ16の出力が、ハイ・レベルかロー・レベルかによって、電池1の電圧が、検出電圧よりも高いか、低いかを検出する事ができる。

[0005]

一般に、図6に示すようにインバータを構成する出力回路は、その動作電圧以下の電圧では、出力は不定となる。なぜならば、出力回路20を構成するP-ch MOS Tr18とN-ch MOS Tr19は、共に、エンハンスメント型のトランジスタであるため、そのトランジスタのしきい値電圧以上の電圧をトランジスタのゲート・ソース間にかけないと、トランジスタをONすることができないためである。

[0006]

すなわち、トランジスタのしきい値電圧以下の電圧では、P-ch MOS Tr 1 8 EN-ch MOS Tr 1 9 は、共に、<math>OFFの状態であるため、出力端子 1 2 の電圧は不定となる。

[0007]

図6に図5の従来の電圧検出回路の電池電圧1の電圧VI横軸として変化させたときの出力端子12の電圧VI2を縦軸に示す。検出電圧をさかいにして、出力端子12の電圧は、LレベルとHレベルに分れる。図6のAの領域では、本来検出電圧よりも低い電池電圧なので出力端子12の出力は、低い電圧レベル(以下 Lレベルと記載する)でなくてはならないが、しきい値電圧以下のため、図5のN-ch MOS Tr19はONすることができず、Lレベルを出力することができない。

[0008]

すなわち、電圧検出回路が任意のシステムのリセット信号に使用される時、検

出電圧が低い場合、図・6のAの領域を電圧検出回路がHを出力しているものとシステム側が判断し、誤動作する可能性がある。

[0009]

【特許文献1】

特開平1-245165 (第1-3頁、第2図)

[0010]

【発明が解決しようとする課題】

従来の電圧検出回路では、動作電圧以下になると、前記電圧検出回路の出力電 圧が不定となり、正確な電圧検出出力ができないという課題があった。

$[0\ 0\ 1\ 1]$

そこで、この発明の目的は従来のこのような課題を解決するために、電圧検出 回路の動作電圧以下でも正確な電圧検出出力をすることを目的としている。

 $[0\ 0\ 1\ 2\]$

【発明の実施の形態】

上記問題点を解決するために、この発明では電圧検出回路の出力端子にデプレッション型MOS トランジスタを付加し、電圧検出回路が動作電圧以下であっても、正確に電圧検出出力ができるようにした。

[0013]

本願発明にかかる電圧検出回路は、電池の正極が接続される第1の端子と、前記電池の負極が接続される第2の端子と、前記電池の電圧を分圧する分圧回路と

基準電圧を発生させる基準電圧回路と、前記基準電圧回路の出力と前記分圧回路の出力に基づいて信号を出力するコンパレータと、を有する。さらに、前記第1の端子と前記第2の端子の間に接続されており、前記コンパレータの出力信号に基づいて信号を出力する第1の出力回路と、前記第1の出力回路の出力信号を出力する出力端子と、前記第1の端子及び前記第2の端子の信号に基づいて前記出力端子に信号を出力する第2の出力回路と、を有する。そして、前記第2の出力回路は、前記電池の電圧値により出力信号が切り替わることを特徴とする。

[0014]

また、本願発明にかかる電圧検出回路の前記第2の出力回路は、前記出力端子と前記第1の端子または前記第2の端子の間に直列に接続されたデプレッション型N-ch MOSトランジスタとデプレッション型P-ch MOSトランジスタとを有する。さらに、前記第1端子の電圧に基づいた信号が、前記デプレッション型P-ch MOSトランジスタのゲート電極に入力され、前記第2端子の電圧に基づいた信号が、前記デプレッション型N-ch MOSトランジスタのゲート電極に入力されることを特徴とする。

[0015]

また、本願発明にかかる電圧検出回路の前記1の出力回路は、前記第1の端子と前記第2の端子の間に直列に接続されたエンハンスメント型N-ch MOSトランジスタとを有する。さらに、前記コンパレータの出力に基づいた信号が、前記エンハンスメント型P-ch MOSトランジスタおよび前記エンハンスメント型N-ch MOSトランジスタのゲート電極に入力されている。さらに、前記デプレッション型N-ch MOSトランジスタまたは前記デプレッション型P-ch MOSトランジスタのいずれかのしきい値電圧の絶対値が、前記エンハンスメント型N-ch MOSトランジスタまたは前記エンハンスメント型N-ch MOSトランジスタまたは前記エンハンスメント型P-ch MOSトランジスタのいずれかのしきい値電圧の絶対値が、前記エンハンスメント型N-ch MOSトランジスタのいずれかのしきい値電圧の絶対値よりも大きいことを特徴とする。

[0016]

【実施例】

以下に、本発明の実施例を図面に基づいて説明する。図1は、本発明の第一の 実施例を示す電圧検出回路図である。図1と図6との相違は、出力端子12に、 デプレッション型N-ch MOS Tr21とデプレッション型P-ch MOS Tr22が接 続されている点である。基本的な電圧検出動作は従来と同様である。

$[0\ 0\ 1\ 7]$

電池 1 の電圧V1がエンハンスメント型MOS Trol 8 、 <math>1 9 のしきい値電圧よりも低いときにデプレッション型N-ch MOS Tr 2 1 とデプレッション型P-ch M OS Tr 2 2 は、ともに、<math>ON するので、出力端子 1 2 の電圧はL レベルになる。

[0018]

6/

ここで、デプレッション型P-ch MOS Tr22のしきい値電圧の絶対値を、エ ンハンスメント型N-ch MOS Trの19のしきい値電圧の絶対値と同じか、若干 大きい値にすることで、デプレッション型P-ch MOS Tr 2 2 がOFFする電池V1の 電圧の前に、エンハンスメント型N-ch MOS Trの19がONすることができるの で、出力端子12の電圧レベルはLを保持することができる。

$[0\ 0\ 1\ 9]$

さらに、電池1の電圧V1を上げると、やがて、デプレッションデプレッション 型P-ch MOS Tr 2 2 は、OFFするため、デプレッション型N-ch MOS Tr 2 1 と デプレッション型P-ch MOS Tr22で出力端子12をLに下げるパスが、ハイ・ インピーダンスとなり、機能しなくなる。この状態では、従来の電圧検出回路と 同等になる。

[0020]

さらに、電池電圧1の電圧V1の電圧を上げると、やがて電圧検出回路の検出電 圧になり、その電圧で出力端子12の電圧がLレベルからHレベルへ切り替わる。

$[0\ 0\ 2\ 1]$

Hレベルへ変化したあとは、デプレッション型N-ch MOS Tr 2 1 がOFFするの で、従来の電圧検出回路と同等になる。

[0022]

図2に本発明の電圧検出回路の電池電圧1の電圧V1を横軸として変化させたと きの出力端子12の電圧V12を縦軸に示す。図2の領域Bでは、デプレッション型 N-ch MOS Tr 2 1 とデプレッション型P-ch MOS Tr 2 2 が共にONしているので 、出力端子12の電圧は、Lレベルのままとなる。

[0023]

すなわち、本発明によれば、電圧検出回路の消費電流を増加させることなく低 電圧時の電圧検出回路の不定領域(不確定出力領域)を排除し、かつ、電圧が高 いときには、従来の電圧検出回路と同等の動作をする。

[0024]

図3は、本発明の第二の実施例を示す電圧検出回路である。図1との相違は、 インバータ回路17が削除され、コンパレータ16の出力が出力回路20の入力 に接続されていることと、デプレッション型N-ch MOS Tr 2 1 とデプレッション型P-ch MOS Tr 2 2 の直列に接続されたものがで出力端子 1 2 と端子 1 1 の間、すなわち、電池 1 のプラス側に接続されている点である。

[0025]

さらに図3では、インバータ17がないので、図1の場合と比べて、出力端子12のLレベルとHレベルが電池1の電圧に対して反転する。すなわち、検出電圧以下では、出力端子12はHレベルとなり、検出電圧以上では、Lレベルとなる。

[0026]

電池 1 の電圧V1がエンハンスメント型MOS Trol 8 、 <math>1 9 のしきい値電圧よりも低いときにデプレッション型N-ch MOS Tr 2 1 とデプレッション型P-ch M OS Tr 2 2 は、ともに、<math>ONするので、出力端子 1 2 の電圧はHレベルになる。

[0027]

ここで、デプレッション型N-ch MOS Tr 2 1 のしきい値電圧の絶対値を、エンハンスメント型P-ch MOS Tr 0 1 8 のしきい値電圧の絶対値と同じか、若干大きい値にすることで、デプレッション型N-ch MOS Tr 2 1 がOFFする電池V1の電圧の前に、エンハンスメント型P-ch MOS Tr 0 1 8 がONすることができるので、出力端子 1 2 の電圧レベルはHを保持することができる。

[0028]

さらに、電池1の電圧V1を上げると、やがて、デプレッションデプレッション型N-ch MOS Tr 2 1 は、OFFするため、デプレッション型N-ch MOS Tr 2 1 と デプレッション型P-ch MOS Tr 2 2 で出力端子 1 2 をHに上げるパスが、ハイ・インピーダンスとなり、機能しなくなる。この状態では、従来の電圧検出回路と 同等になる。

[0029]

さらに、電池電圧1の電圧V1の電圧を上げると、やがて電圧検出回路の検出電圧になり、その電圧で出力端子12の電圧がHレベルからLレベルへ切り替わる。

[0030]

Lレベルへ変化したあとは、デプレッション型P-ch MOS Tr 2 2 がOFFするので、従来の電圧検出回路と同等になる。

[0031]

図4に本発明の電圧検出回路の電池電圧1の電圧V1横軸として変化させたときの出力端子12の電圧V12を縦軸に示す。図4の領域Bでは、デプレッション型N-ch MOS Tr21とデプレッション型P-ch MOS Tr22が共にONしているので、出力端子12の電圧は、Hレベルのままとなる。

[0032]

すなわち、本発明によれば、電圧検出回路の消費電流を増加させることなく低電圧時の電圧検出回路の不定領域を排除し、かつ、電圧が高いときには、従来の電圧検出回路と同等の動作をする。

[0033]

図5は、本発明の第三の実施例を示す電圧検出回路図である。図1と図5との相違は、デプレッション型N-ch MOS Tr31とデプレッション型P-ch MOS Tr32が、コンパレータ16の出力に接続されている点である。

[0034]

電池1の電圧が低く、コンパレータ16の動作電圧以下では、コンパレータ16の出力が、必ずしも正確な値となる保証はない。仮に、電池1の電圧が低く、本来は、コンパレータ16の出力はLレベルでなくてはならないときに、Hレベルを出力していたとすると、その出力を受けて、インバータ回路17は、Lレベルを出力し出力回路20はHレベルを出力しようとする。すなわち、エンハンスメント型P-ch MOSトランジスタ18がONする。

[0035]

しかし、出力端子12には、デプレッション型N-ch MOS Tr21とデプレッション型P-ch MOS Tr22が接続されているため、出力端子12をLレベルに下げる働きがあり、エンハンスメント型P-ch MOSトランジスタ18とデプレッション型N- ch MOS Tr21とデプレッション型P-ch MOS Tr22で、端子11と10の間に導通するパスが発生し、無効電流が流れる。端子12の出力電圧も、エンハンスメント型P-ch MOSトランジスタ18のON抵抗とデプレッション型N-ch MOS Tr21のON抵抗とデプレッション型P-ch MOS Tr22のON抵抗によって決定されるため、Lレベルを保持できなくなる。その対策として、デプレッ

ション型N-ch MOS Tr 3 1 とデプレッション型P-ch MOS Tr 3 2 をコンパレータ 1 6 の出力に挿入することで、コンパレータ 1 6 の動作電圧以下の時に、コンパレータ 1 6 の出力をLレベルに確定することで、電池 1 の電圧が低い時の出力端子 1 2 を確実にLレベルにすることができる。

[0036]

以上説明したように、本発明によれば電圧検出回路の低電圧時の不定領域をなくすことができる。

[0037]

【発明の効果】

本発明の電圧検出回路は、消費電流を増加させることなく、低電圧時の不定領域をなくしたことで、あやまった電圧検出信号(例えば、システムへのリセット信号)での誤動作を防止することができるという効果がある。

【図面の簡単な説明】

【図1】

本発明の第一の実施例の電圧検出回路図

【図2】

本発明の第一の実勢例の電圧検出回路の動作説明図

【図3】

本発明の第二の実施例の電圧検出回路図

【図4】

本発明の第二の実施例の電圧検出回路の動作説明図

【図5】

本発明の第三の実施例の電圧検出回路図

【図6】

従来の電圧検出回路図

【図7】

従来の電圧検出回路の動作説明図

【符号の説明】

1 電池



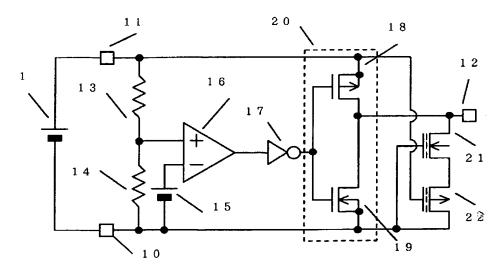
- 13、14 抵抗
- 15 基準電圧回路
- 16 コンパレータ
- 17 インバータ
- 20 出力回路
- 21 デプレッション型N-ch MOSトランジスタ
- 22 デプレッション型P-ch MOSトランジスタ



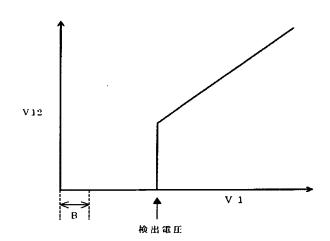
【書類名】

図面

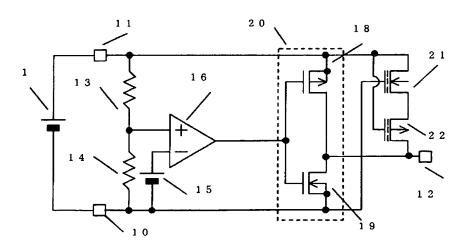
【図1】



【図2】

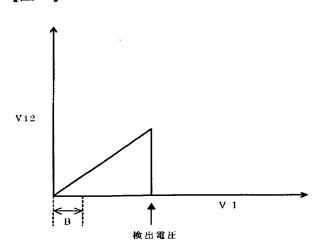


【図3】

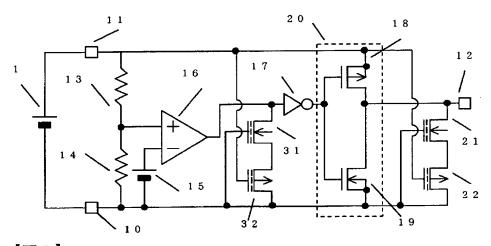




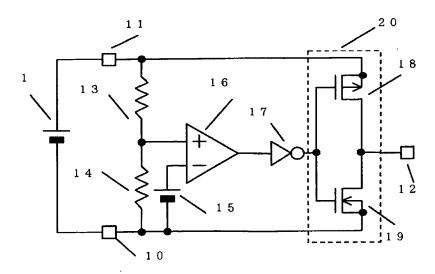




【図5】

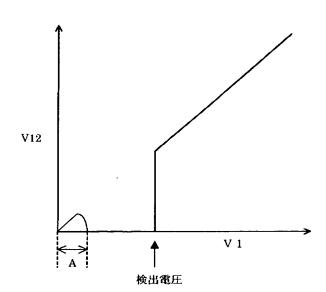


【図6】





【図7】



ي جب ري

【書類名】 要約書

【要約】

【課題】 電池電圧を検出する際に、電池の電圧が低いときに電圧検出回路の不 定となり誤った出力を出すという課題があった。

【解決手段】 電圧検出回路の出力12に、デプレッション型トランジスタ21、22を接続することでとで、電池1の電圧が低い時に電圧検出回路の出力が不定となるのを防ぐ。

【選択図】 図1



特願2002-330847

出願人履歴情報

識別番号

[000002325]

1. 変更年月日

1997年 7月23日

[変更理由]

名称変更

住 所 氏 名 千葉県千葉市美浜区中瀬1丁目8番地

セイコーインスツルメンツ株式会社